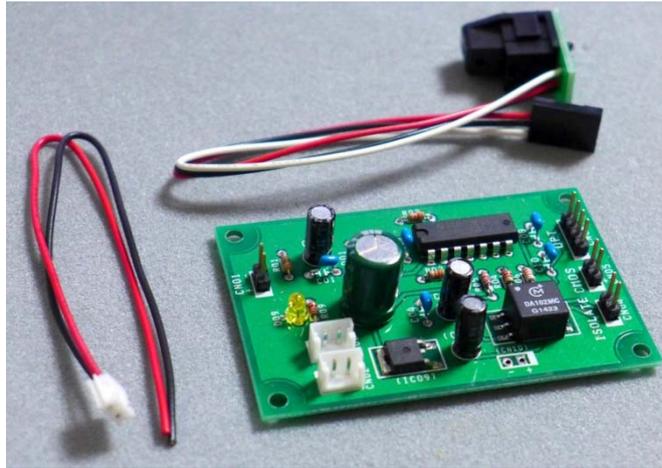


説明書

SPDIFバッファ 光端子付き基板 (V.5)

この度は、SPDIFバッファ 光端子付き基板 お買い上げ頂きありがとうございました。
組み立て前に、本説明書をご一読いただきますようお願いいたします。



※ ケーブルやソケット,LED等の色が写真と異なる場合があります。改良によって、レイアウトなどが変更になる場合があります。

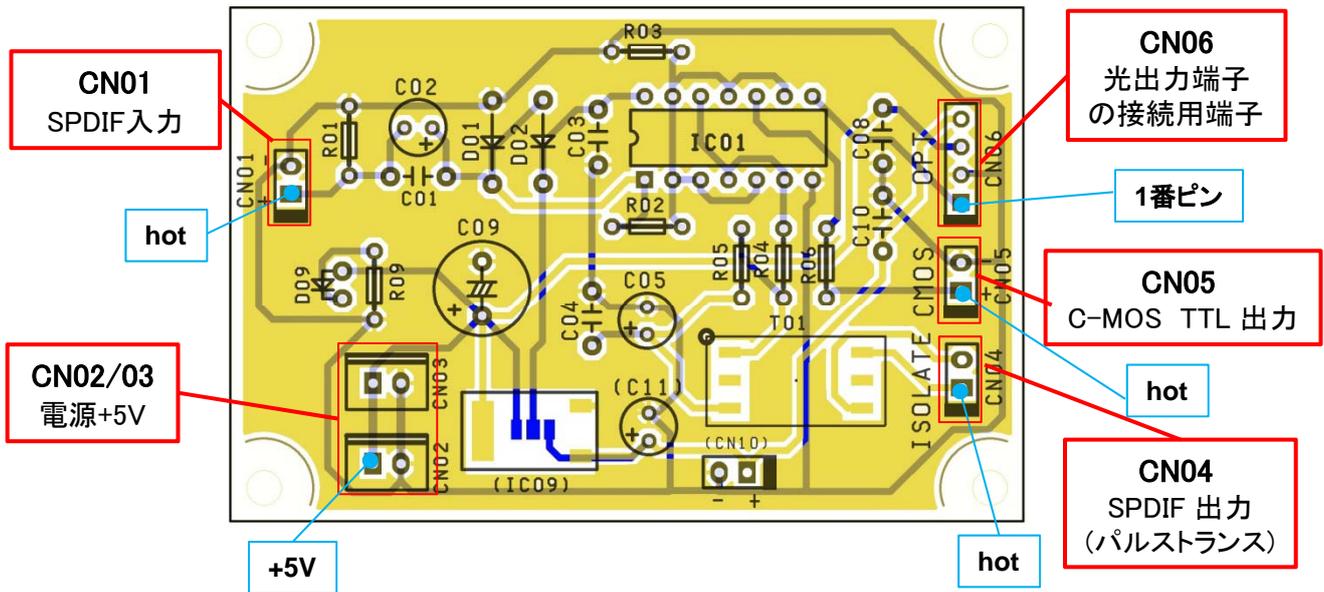
<特徴>

SPDIF信号をパルストランス及び光端子を使用して、信号源とDAC側 とに分離(アイソレート) するバッファ基板です。 同軸側の出力レベルは若干高めに設定 (約+3dB) しています。

<主な仕様>

- SPDIF入力数 : 1入力 ヘッダーピン 2Pタイプ
- SPDIF出力: 入力に対してパルストランス出力、CMOS出力、及び 光出力の3系統
 - (1) パルストランス出力端子レベル : 0.7~0.9 Vpp / 75Ω ヘッダーピン 2Pタイプ
 - (2) 付属光出力端子 : JEITA RC-5720B準拠 / 波長(660nm) Sharp製
 - (3) CMOS出力端子レベル : 5V (TTLレベル) ヘッダーピン 2Pタイプ
- 電源 : 5V : EH-2Pコネクタ
- 基板サイズ : 外形/72mm×47mm 取付孔/各辺から-3mmの位置 (ユニバーサル基板同サイズ)
- 基板材質 : ガラスエポキシ FR-4材 両面スルホール

<SPDIF Buffer 基板の接続>



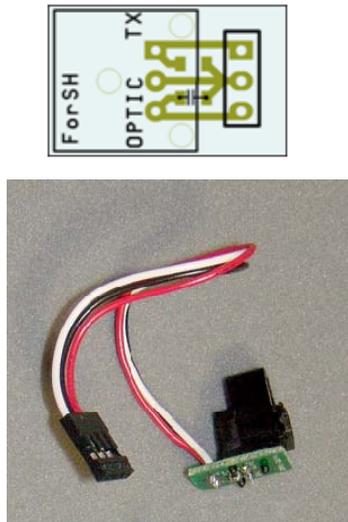
- ・ 入力端子 [CN01] のコネクタは、SPDIFデジタル/COAX の入力端子です。
- ・ 光端子のコネクタは、1番ピン側に白色の線材を使っていますので、接続端子 [CN06] の1番ピン側に合わせて下さい。
- ・ 光端子のケーブル・コネクタ4ピン側は空いていますので、ケーブルの接続された1～3ピン側をヘッダーピンに合わせて挿入します。

<参考>

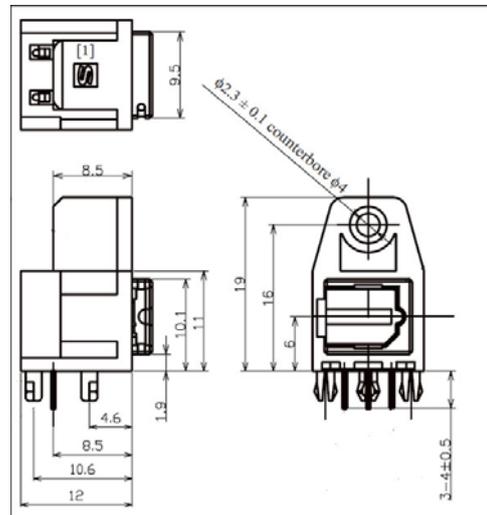
接続端子[CN06]の4ピンは、3.3Vの電源が来ています。Vcc 3.3Vの光端子を使用する場合に使用可能です。(本基板に付属している光端子は、5V用です)

- ・ パルストランス出力 [CN04] は、SPDIFの規格に準拠より若干高めレベル(約0.7~0.9Vpp)に合わせていますが、レベルが不足する場合はC-MOSバッファ出力 [CN05] の端子をご使用ください。こちらは、5V TTLレベルです。
- ・ 5V電源用コネクタは、2組ありますので他の基板への中継用として使用出来ます。

< 光端子基板 >



< 光端子参考図面 >



履歴

Rev. 1.0 : 2010.06.08. 1st release
Rev. 1.1 : 2012.10.01. 基板改訂(V4)対応
Rev. 1.1 : 2016.06.06. 基板改訂(V5)対応

性能改善のため予告無く仕様が変更になる場合があります。
最新情報・関連技術情報を 下記 Mi-Take の
ホームページで提供しています。

<http://www.mi-take.biz>